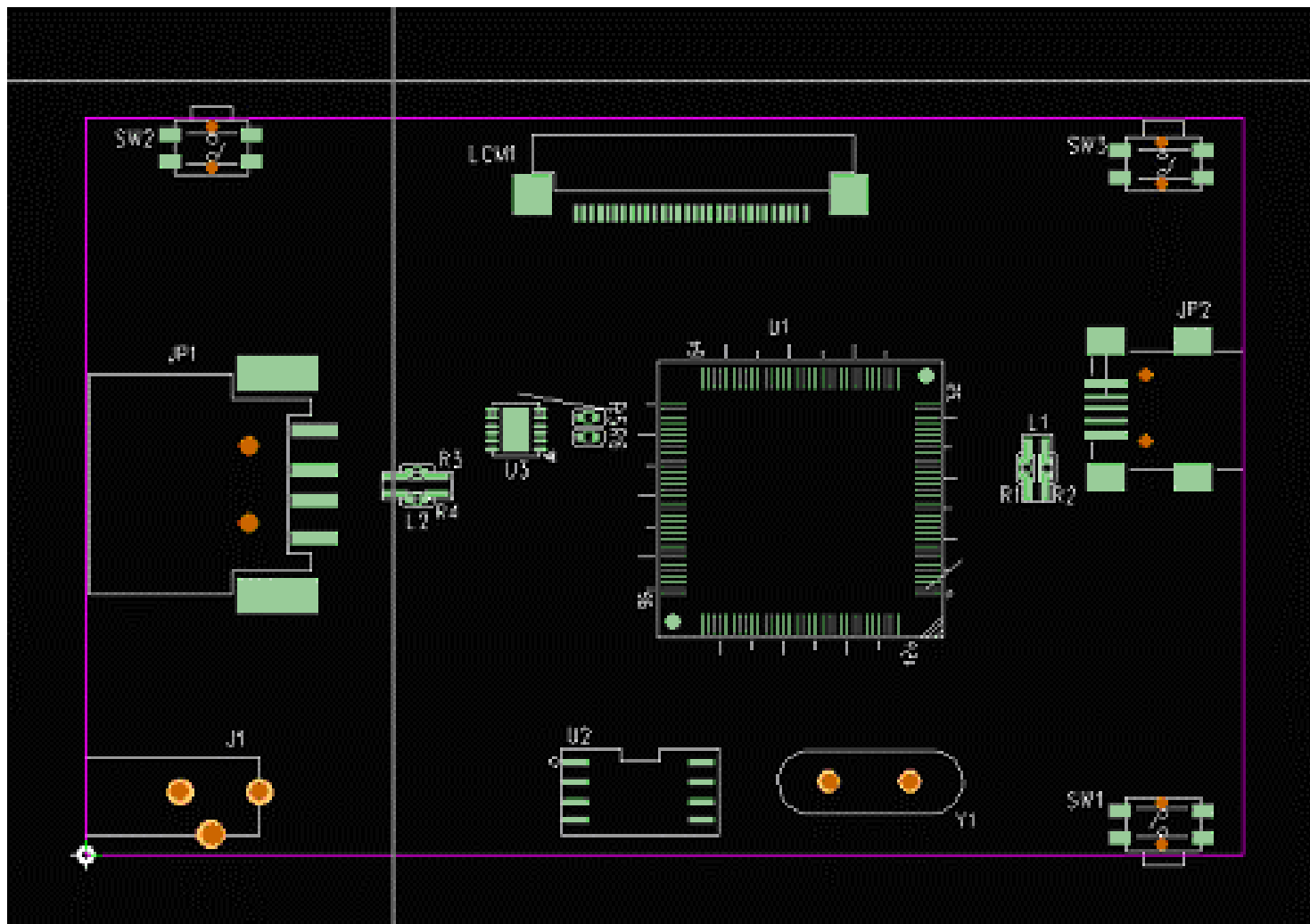


# USB 佈線注意事項

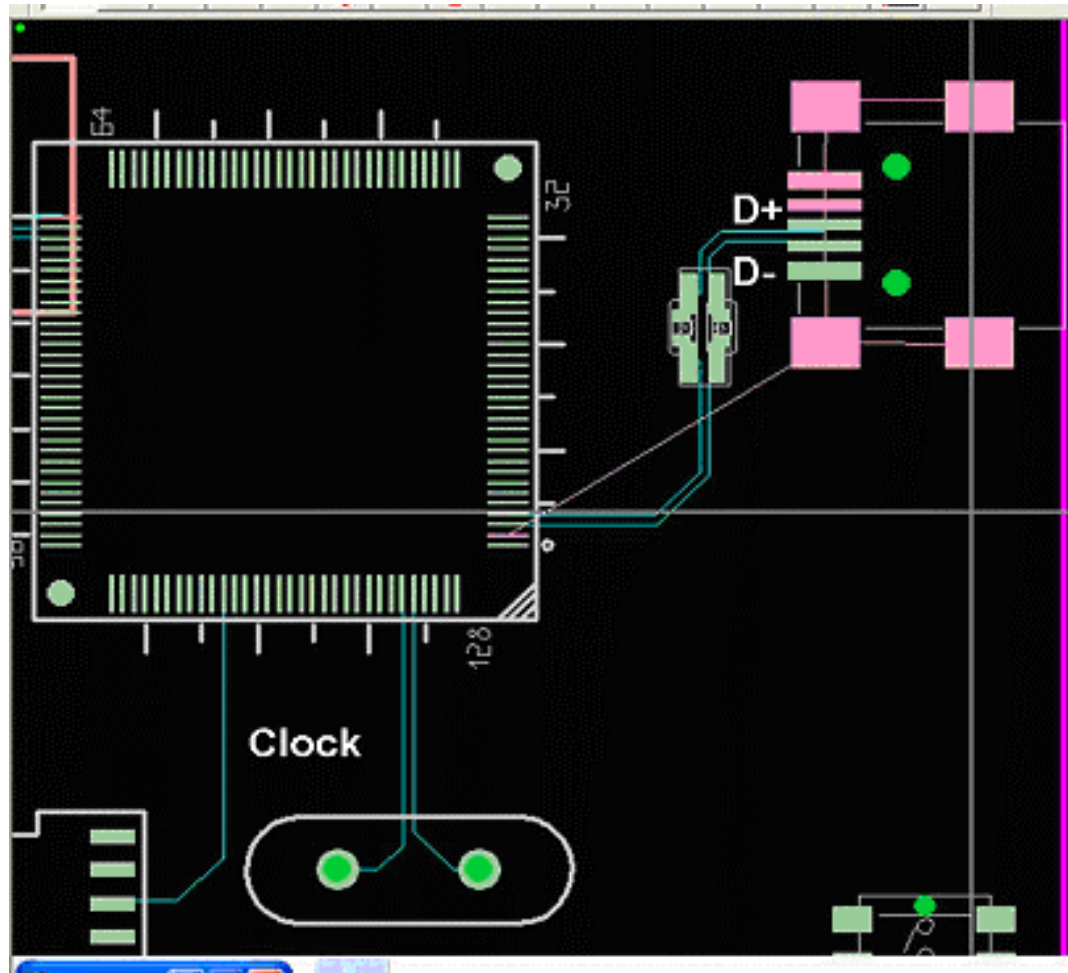
---

- 零件擺置
- 一般走線佈線
- Clock 的走線
- XTL, OSC 的擺置
- D+/D- 的走線

優先擺置USB host controller(主IC)和主要零件在未走線的版子上

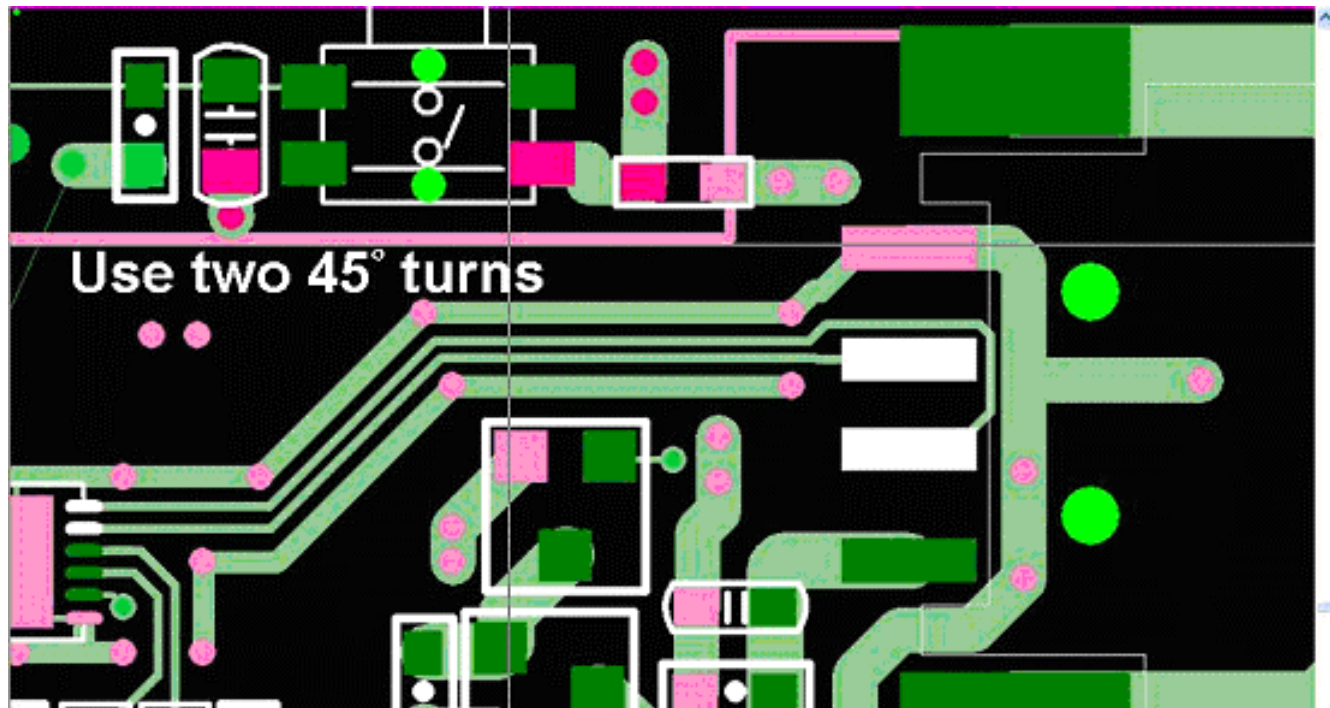


以最短走線長度先走Clock和D+/D-,Clock/週期信號, D+/D-應和PCB上的Connector盡量保持遠離(例如 I/O connector,控制訊號接頭,電源訊號接頭)

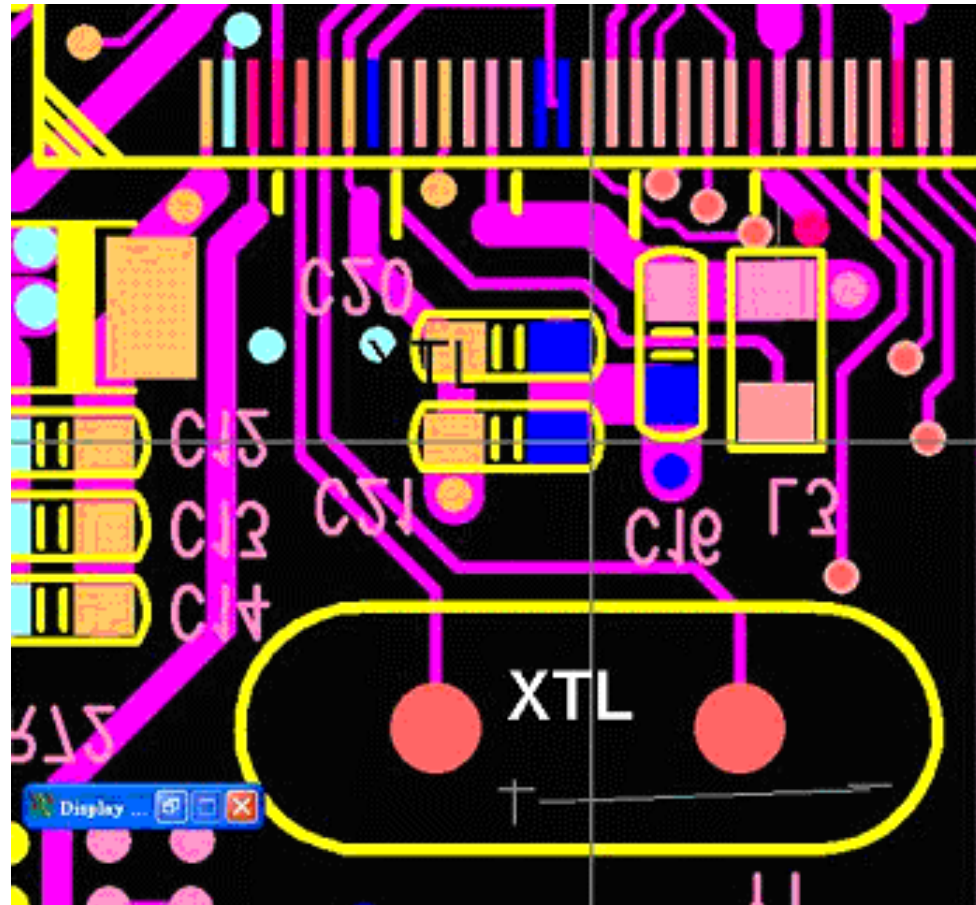


D+/D-必須轉90°時,可以使用2個45°轉折或1個arc替代,可以使信號反射到最小和減少阻抗中斷

---



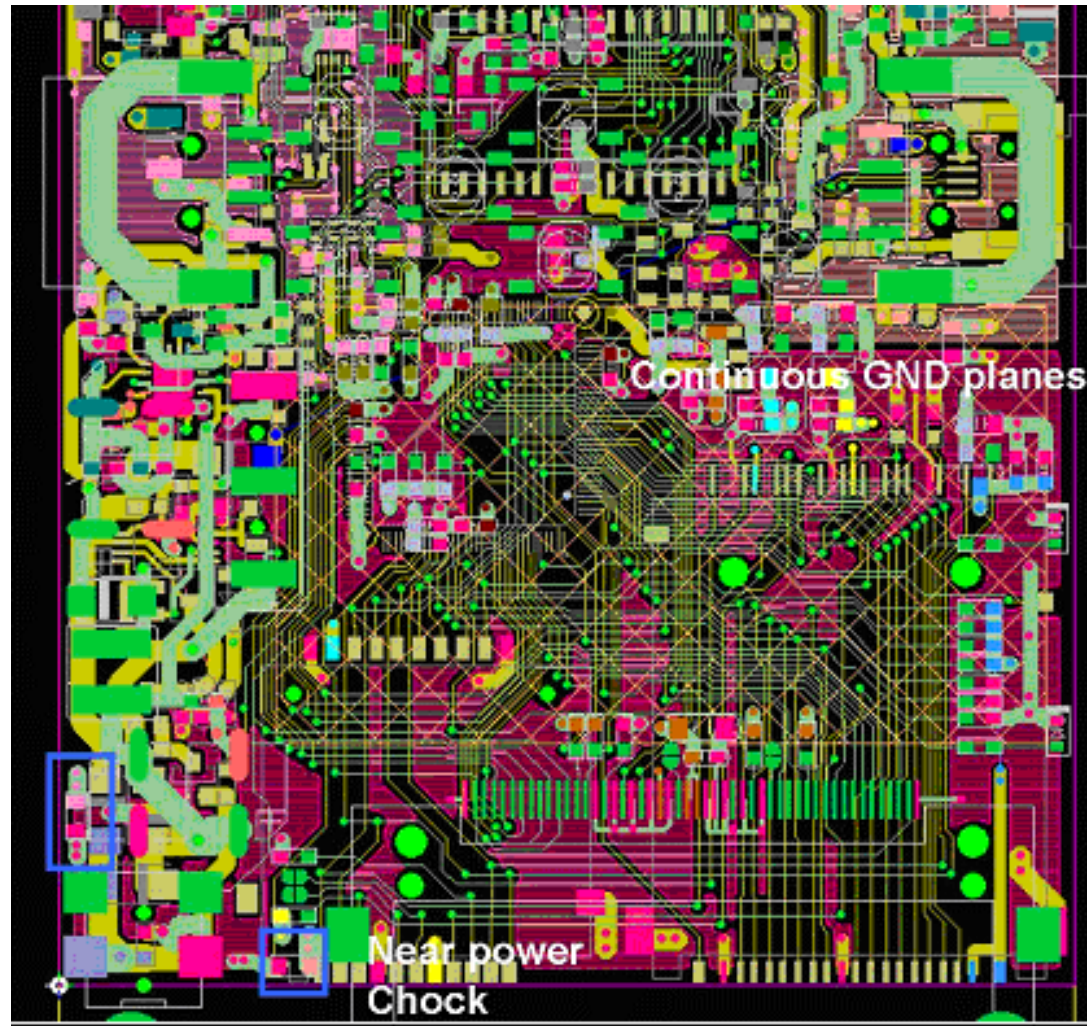
D+/D-,Clock,磁感元件和IC不要走在XTL和OSC底下



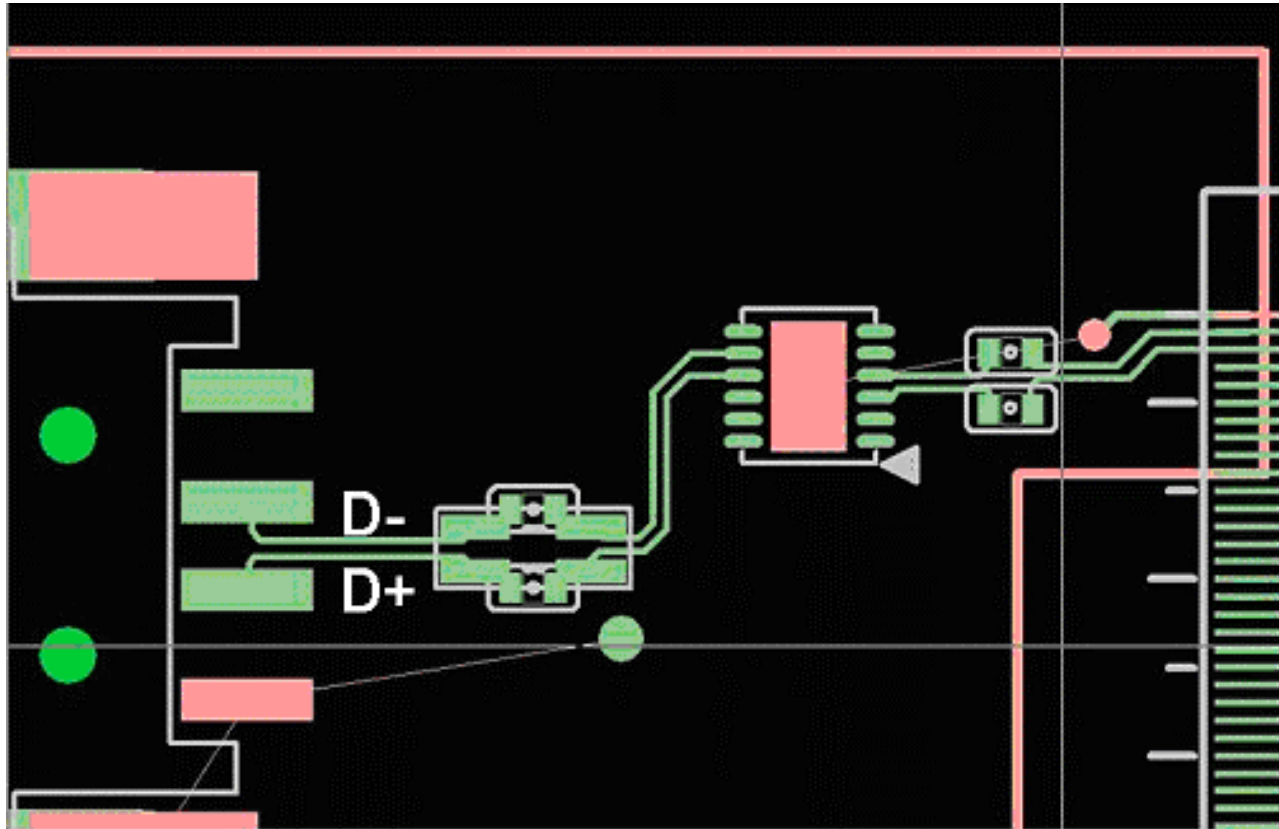


D+/D-要在完整的VCC or GND Planes上,不能中斷,如果穿過中斷的VCC or GND Planes將會因為大型區域迴路增加感應和輻射的等級

---

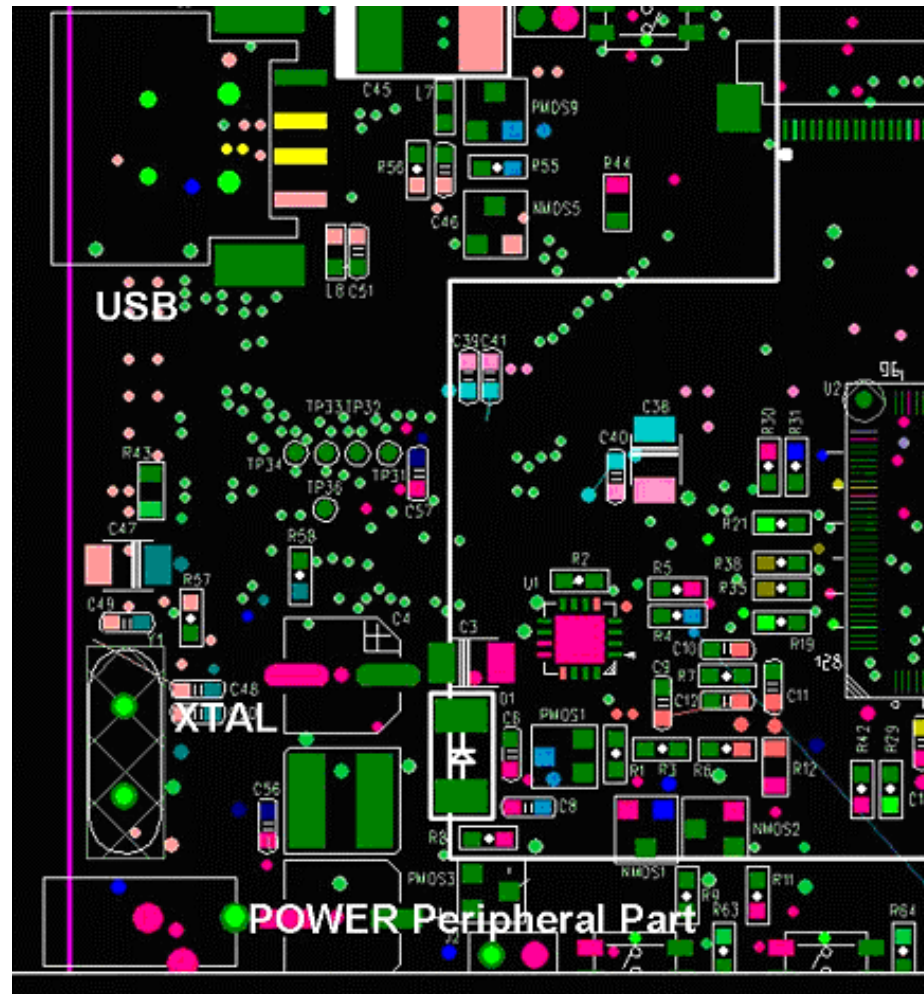


D+/D-必須一起走線





USB應和核心元件保持距離,因為內部狀態的暫態反應會產生高電流暫態,而且會很難將他濾出



# 法則

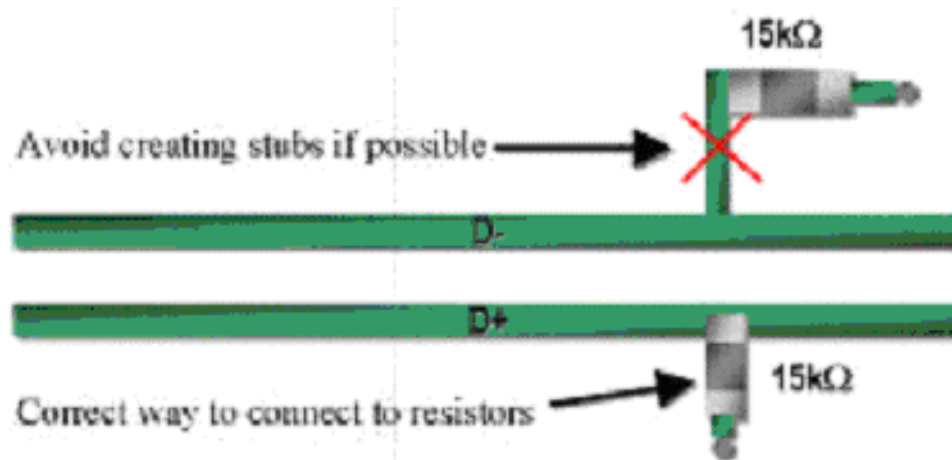
---

- 根據20倍板厚經驗法則,保持Trace離開VCC 和 GND Planes的距離最少20倍的夾層厚度(例如 現在夾層厚度4.5mil可以計算出Trace必須要離開Planes的邊緣90mil,這會幫助預防信號耦合,也會幫助預防PCB邊緣的自由輻射)

# High Speed USB Termination

---

- \*如果主IC有使用外接終端電阻,驗證它離HS Output端須於200mil以外
- \*對於Downstream Ports須確認15K的拉下電阻放置於終端電阻和USB連接PIN之間.(注意這拉下電阻可能在封裝的主IC裡)

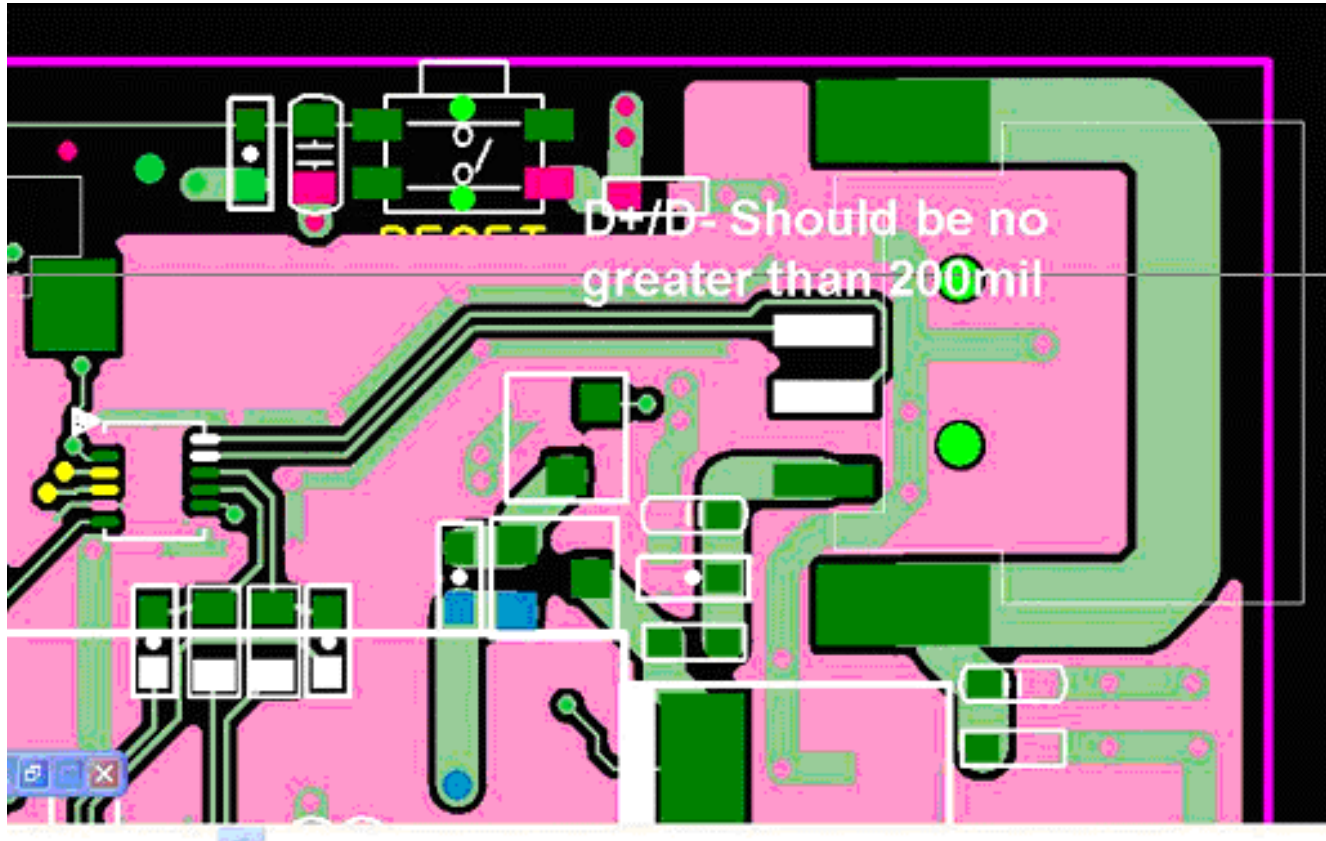


# High Speed USB Trace Spacing

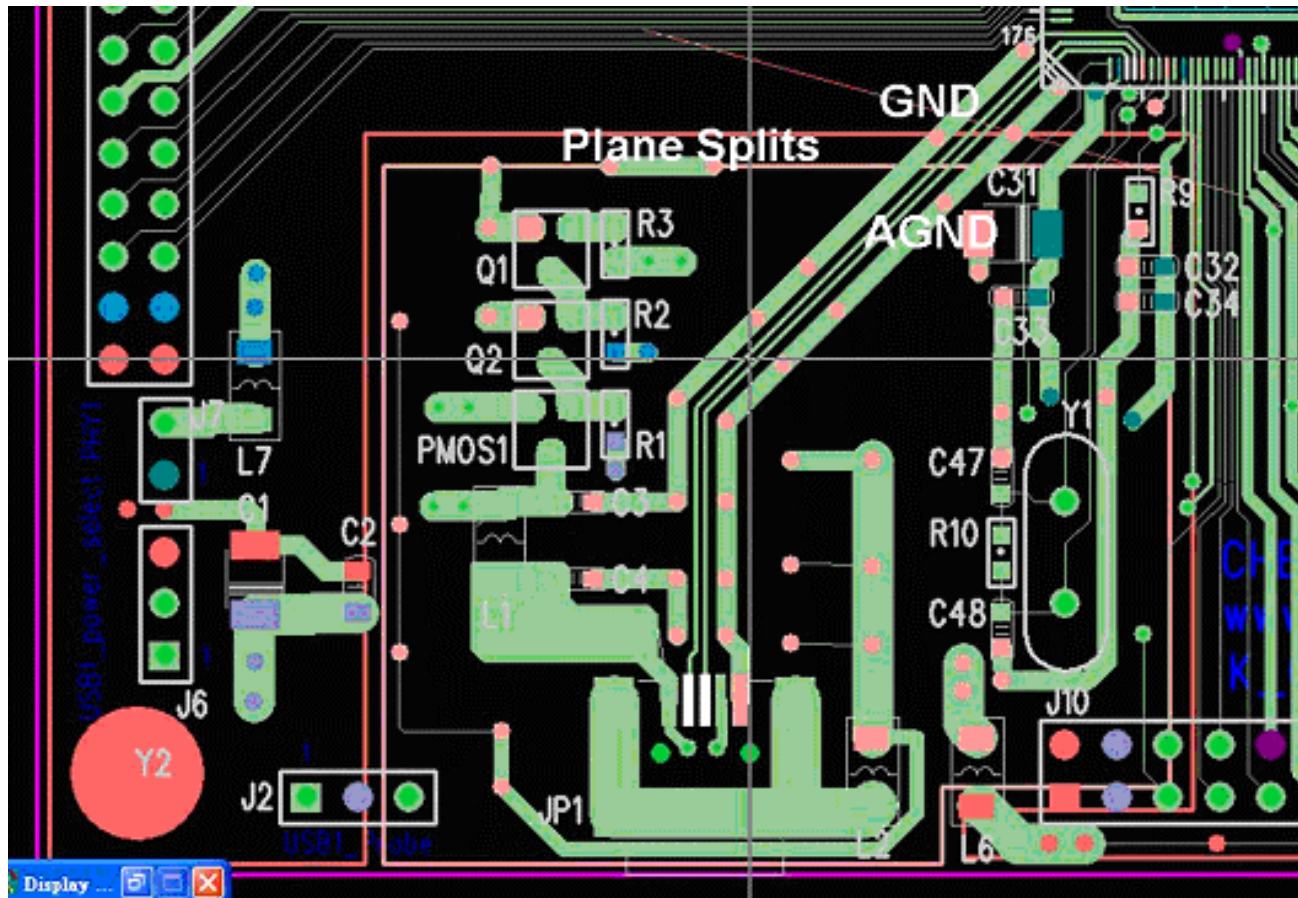
---

- D+/D-保持平行走線,線間的距離必須設計在90Ω的差動阻抗
- 用阻抗匹配的計算器去驗證線寬和線距和夾層厚度的結果應該為90Ω的差動阻抗
- 當D+/D-必須和Clock,週期信號平行走線時長度應該愈短愈好,可以減少交越失真,基於EMI測試經驗最小和Clock建議距離為50mil
- 根據模擬資料,USB高速訊號和其他的信號最小應該有20mil的線距,以增進信號品質也可以預防交越失真

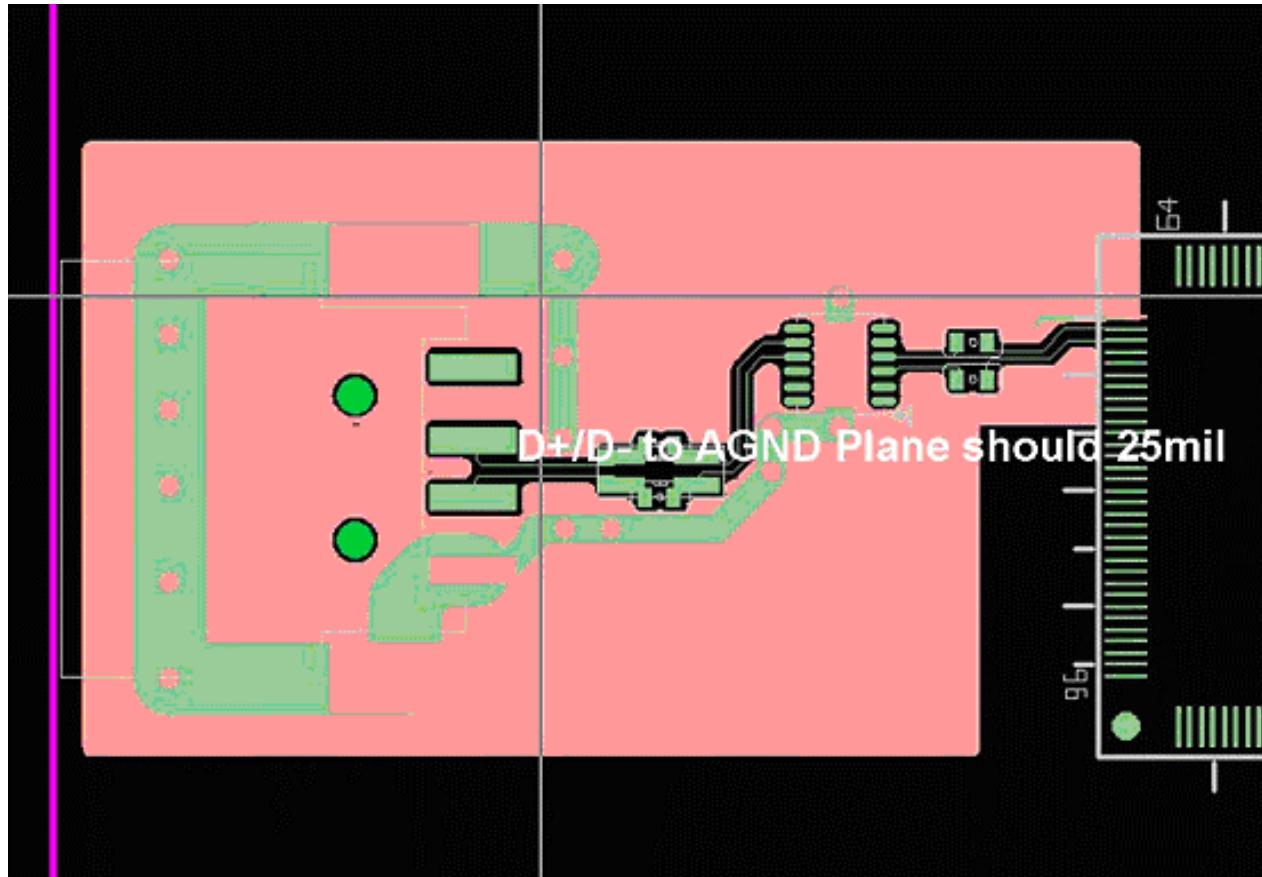
D+/D- 必須等長走線, 不等長的部份不可大於200mil(5.08mm)



高頻線不可以穿過斷層,將會增加它們迴路的長度,這適用於USB信號,Clock和高頻Trace

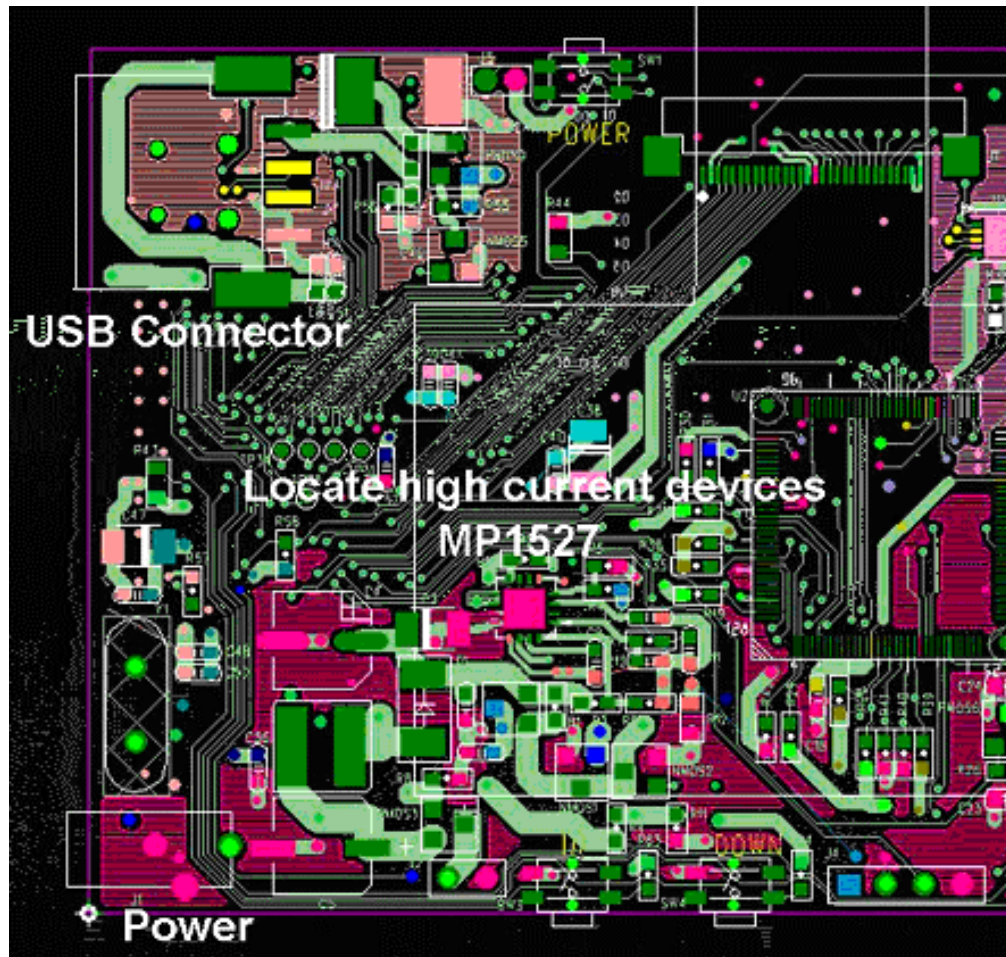


確認在Plane Split的25mil以內沒USB信號走線.(例如 USB Trace 底下的AGND層,若是不夠大,則D+/D-至AGND的邊緣不可低於25mil)



放置高流元件(MP1527)靠近電源,遠離PCB上的Connector,這會減少回流電流的長度和對PCB上的Trace的耦合

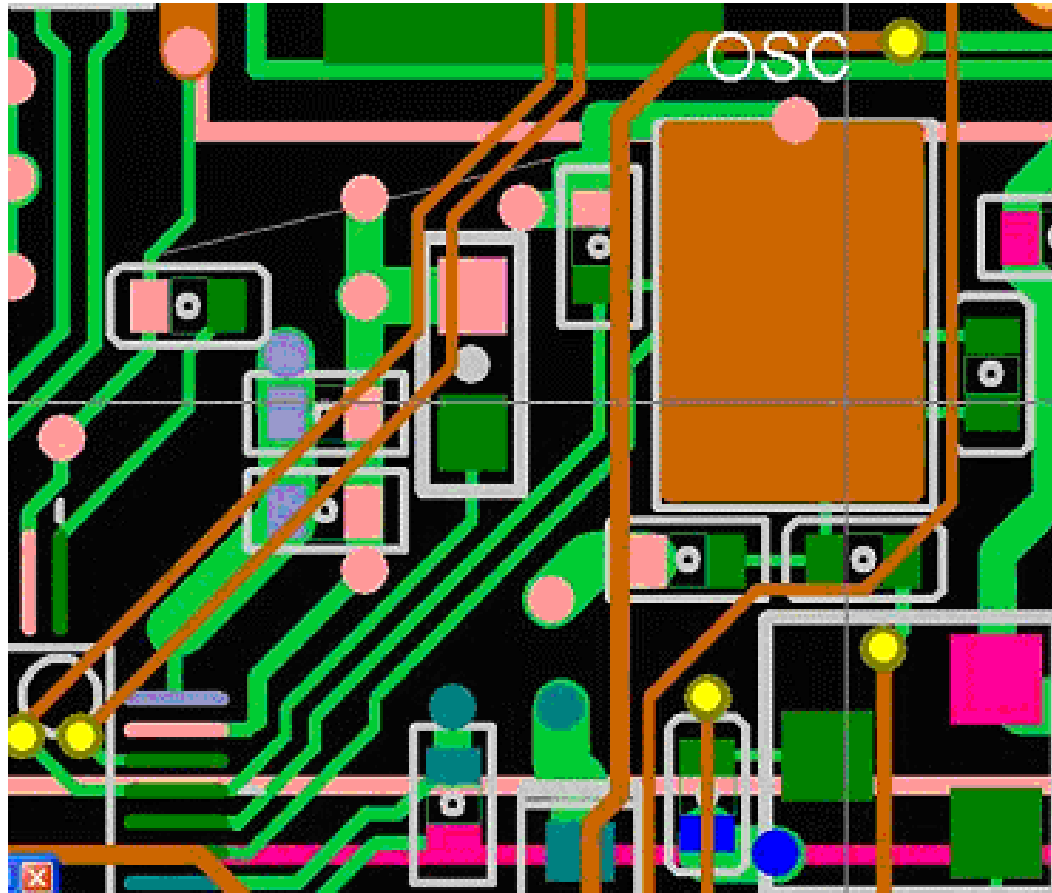
---





將XTL和OSC平放於PCB板上,於XTL和OSC下增加一片完整GND須和Footprint一樣大或更大,並多打Via至GND層,這會幫助減少輻射

---



# END

---

- 保持Clock元件,XTL和OSC遠離USB主IC,USB Trace, I/O port, PCB板邊,Pin header,電源Jack,斷層處(VCC和GND)和板子上的孔.這會減少耦合到USB Trace和其他PCB區的輻射量